

AUTOMATIC PROGRAM GENERATING DEVICE WITH BLOCK DIAGRAM PROCESSING FUNCTION

Publication Number 04-098531 (JP 4098531 A) , March 31, 1992

Inv ntors:

- SANO YASUKO

Applicants

- TOSHIBA CORP (A Japanese Company or Corporation), JP (Japan)

Application Number: 02-216715 (JP 90216715) , August 17, 1990

International Class (IPC Edition 5) :

- G06F-009/06

JAPIO Class:

- 45.1 (INFORMATION PROCESSING--- Arithmetic Sequence Units)

Abstract:

PURPOSE: To extremely improve the working efficiency for generation of a program by providing a program generating means, a block diagram program generating means, and a variable attribute control means.

CONSTITUTION: A block diagram program generating means 4 analyzes the contents shown by the block diagram form system specifications 7 in accordance with the program generation goal received from a program generation control means 12. Then the means 4 decides the name of the variable to be used in a part program that is generated thereafter so that the same name is given to the variable having the same meaning as the variable that is used in another part program after generating a variable attribute deciding pattern based on an internal knowledge base of its own and sending the pattern to a variable attribute control means 5. Thus a desired part program is obtained. As a result, the reduction of labor and the working efficiency can be more improved for generation of a program. (From: *Patent Abstracts of Japan*, Section: P, Section No. 1389, Vol. 16, No. 333, Pg. 53, July 20, 1992)

⑫公開特許公報(A)

平4-98531

⑬Int.Cl.⁵

G 06 F 9/06

識別記号 庁内整理番号
430 E 7927-5B
430 V 7927-5B

⑭公開 平成4年(1992)3月31日

審査請求 未請求 請求項の数 1 (全10頁)

⑮発明の名称 ブロック図処理機能付きプログラム自動生成装置

⑯特願 平2-216715

⑯出願 平2(1990)8月17日

⑰発明者 佐野 康子 東京都府中市東芝町1番地 株式会社東芝府中工場内
⑲出願人 株式会社 東芝 神奈川県川崎市幸区堀川町72番地
⑳代理人 弁理士 鈴江 武彦 外3名

明細書

1. 発明の名称

ブロック図処理機能付き
プログラム自動生成装置

2. 特許請求の範囲

外部から入力された通常形式で表現されたシステム仕様及びブロック図形式で表現されたブロック図形式システム仕様に基づいて、複数の部分プログラムからなる統合プログラムの構成を決定して、各部分プログラムを生成する場合の目的や条件を示すプログラム生成ゴールを出力してプログラム生成を制御するプログラム生成制御手段と、

このプログラム生成制御手段から出力されたプログラム生成ゴール及び前記入力されたシステム仕様に基づいて目的とする部分プログラムを生成するプログラム生成手段と、

前記プログラム生成制御手段から出力されたプログラム生成ゴール及び前記入力されたブロック図形式システム仕様および必要に応じて前記システム仕様を参照して目的とする部分プログラムを

生成するブロック図プログラム生成手段と、このブロック図プログラム生成手段及び前記ブロック図形式システム仕様に基づいて各部分プログラム内で使用する変数名称を、変数の持つ意味に基づいて一括管理し、与えられた変数の意味に相当する変数名称を前記ブロック図プログラム生成手段及びブロック図形式システム仕様に基づいて前記ブロック図プログラム生成手段へ送出する変数属性管理手段とを備えたブロック図処理機能付きプログラム自動生成装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、例えばプロセス制御システム等からなる対象システムにおけるシステム仕様に合ったプログラムを自動生成するプログラム自動生成装置に係わり、特に、制御対象を動作させるための速度基準などを示すブロック図で表現されたブロック図形式システム仕様をそのまま使用して目的とするプログラムを生成する機能を有するプロ

ック図処理機能付きプログラム自動生成装置に関する。

(従来の技術)

一般に、複数の部分プログラムの内部で使用される各変数を一括管理して、同じ意味を持つ変数の名称に統一することにより、複数の部分プログラムを集合して一つの統合プログラムを生成するようにしている。このような統合プログラムを作成するプログラム自動生成装置は例えば第7図に示すように構成されている。

すなわち、このプログラム自動生成装置1は、大きく分けて、プログラム生成制御手段2と複数のプログラム生成手段3と変数属性管理手段5とで構成され、外部からシステム仕様6が入力すると、このシステム仕様6に基づいてこのシステム仕様6に示される内容に適合したプログラム8を自動生成する。

そして、プログラム生成手段2は、入力されたシステム仕様6の内容に基づいてプログラム8を生成すべく統合プログラムの構成を決定し、各部

すなわち、通常、前述したプラントの制御等に用いられるプログラマブルコントローラのプログラムを設計する場合には、制御に用いられる各種機器の詳細情報を表現したシステム仕様の他に、第8図に示したような、機器が動作する時の速度基準の与え方等を示したブロック図形式の仕様が用いられる。しかし、第7図に示す従来方式の部品合成によるプログラム自動生成装置1では、各種機器の詳細情報を基にしたプログラムの自動生成には対応できるが、第8図に示すようなブロック図形式の仕様に対しては、うまくプログラム自動生成が行われないという問題点があった。

このような場合は、第8図に示すブロック図形式の仕様を設計者が通常形式で表現されたシステム仕様に書直したのち、プログラム自動生成装置1へ入力する必要があった。しかし、この通常形式のシステム仕様に書直す作業は非常に繁雑であるので、プログラム作成作業能率が低下する問題があった。また、正確にシステム仕様に書直しきれない変数等も存在し、高精度のプログラムを生

成プログラム毎に該当部分プログラムを生成するプログラム生成手段3を選択して、全体のプログラム生成を制御する機能を有する。また、各プログラム生成手段3は、プログラム生成制御手段2からいかなる目的を持った部分プログラムを生成すべきかという情報、すなわち【プログラム生成ゴール】を受け取り、その目的に応じた部分プログラムを生成する。具体的な手法としては、プログラムの各部品を検索し、プログラムの目的に応じて展開して部分プログラムを生成する部品合成手法等が主に採用されている。

また、変数属性管理手段5は、各プログラム生成手段3において部分プログラムを生成する際に、その部分プログラム内で使用される変数の意味を表した変数属性決定パターンを受け取り、その変数属性決定パターンで示される意味に適合した変数名称を該当プログラム生成手段3へ返信する。

しかしながら、第7図に示したようなプログラム自動生成装置1においてもまだ改良すべき次のような課題があった。

成できない場合もある。さらに、間違って書直す懸念もある。

(発明が解決しようとする課題)

このように、従来のプログラム自動生成装置においては、ブロック図形式の仕様に対しては、円滑にプログラム自動生成が行われない問題があった。

本発明は、このような事情に鑑みてなされたもので、従来におけるプログラムの部品合成等のプログラム生成手段が持つ特長を生かしつつ、ブロック図形式の仕様が入力された場合にもそのままプログラム生成が可能となり、プログラム生成の作業能率を大幅に向上でき、さらに高いプログラム精度を得ることができるブロック図処理機能付きプログラム自動生成装置を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

上記課題を解決するためには、本発明のブロック図処理機能付きプログラム自動生成装置におい

ては、外部から入力された通常形式で表現されたシステム仕様及びブロック図形式で表現されたブロック図形式システム仕様に基づいて、複数の部分プログラムからなる統合プログラムの構成を決定して、各部分プログラムを生成する場合の目的や条件を示すプログラム生成ゴールを出力してプログラム生成を制御するプログラム生成制御手段と、このプログラム生成制御手段から出力されたプログラム生成ゴール及び入力されたシステム仕様に基づいて目的とする部分プログラムを生成するプログラム生成手段と、プログラム生成制御手段から出力されたプログラム生成ゴール及び入力されたブロック図形式システム仕様および必要に応じてシステム仕様を参照して目的とする部分プログラムを生成するブロック図プログラム生成手段と、このブロック図プログラム生成手段及びプログラム生成手段がそれぞれ部分プログラムを生成する場合に、生成する各部分プログラム内で使用する変数名称を、変数の持つ意味に基づいて一括管理し、与えられた変数の意味に相当する変数

名称をブロック図プログラム生成手段及びプログラム生成手段へ送出する変数属性管理手段とを備えたものである。

(作用)

このように構成された本発明のブロック図処理機能付きプログラム自動生成装置に入力可能なシステム仕様の種類は、通常形式で表現された従来のシステム仕様とブロック図形式で表現されたブロック図形式システム仕様との2種類である。

そして、プログラム生成制御手段が、入力された各システム仕様の内容に基づき生成すべき統合プログラムの全体の構成を決定し、各部分プログラムを生成するに適したプログラム生成手段を選択して、そのプログラム生成手段に対して、いかなる目的を持った部分プログラムを生成すべきかという情報（すなわち、プログラム生成ゴール）を送出して各プログラム生成手段に対して各部分プログラムの生成を促す。

プログラム生成手段では、プログラム生成制御手段より入力したプログラム生成ゴールに応じて、

それぞれのプログラム生成手段が持つ機能を活用し、目的とする部分プログラムを生成する。このうち、プログラム生成手段では、部分プログラムの内部で使用する変数（または定数）の名称を決定する際に、変数属性決定パターンを変数属性管理手段に送出して、他の部分プログラムで使用している変数と同じ意味を持つ変数に同じ名称が付与されるよう変数名称を決定する。

さらに、前記プログラム生成制御手段は、入力されたブロック図形式システム仕様、および、必要により、システム仕様の内容を参照し、決定されたプログラム全体の構成に対し、ブロック図形式システム仕様を用いて、いかなる目的を持った部分プログラムを生成すべきかという情報を表したプログラム生成ゴールをブロック図プログラム生成手段に送出して部分プログラムの生成を促す。

ブロック図プログラム生成手段では、プログラム生成制御手段より入力したプログラム生成ゴールに応じて、そのブロック図形式システム仕様に表現されている内容を解釈し、目的とする部分プ

ログラムを生成する。この時、ブロック図プログラム生成手段では、部分プログラムの内部で使用する変数の名称を決定する際に、変数属性決定パターンをブロック図プログラム生成手段が持つ知識に基づいて生成し、変数属性管理手段に送出して、他の部分プログラムで使用している変数と同じ意味を持つ変数に同じ名称が付与されるように変数名称を決定する。

変数属性管理手段では、各プログラム生成手段から変数の意味を表した変数属性決定パターンを受信すると、その意味に適合した変数名称が既に定義されていれば、その変数名称を返信し、まだ定義されていなければ、新しい変数名称を定義して、その変数名称を該当プログラム生成手段へ返信する。

このように、本発明によるプログラム自動生成装置では、入力されたシステム仕様とブロック図形式システム仕様に基づいて、全体が意味的に統合されたプログラムを自動生成することが可能となる。

(実施例)

以下、本発明の一実施例を図面を用いて説明する。

第1図は実施例のブロック図処理機能付きプログラム自動生成装置の概略構成を示すブロック図である。第7図と同一機能を有する部分には同一符号を付して詳細な説明を省略する。

この実施例のプログラム自動生成装置11は、大きく分けて、プログラム生成制御手段12と、1番からm番まで番号が付されたm個のプログラム生成手段3と、1個のブロック図プログラム生成手段4と、変数属性管理手段5とで構成され、外部からシステム仕様6またはブロック図形式システム仕様7が入力すると、このシステム仕様6及びブロック図形式システム仕様7に基づいてこのシステム仕様6及びブロック図形式システム仕様7に示される内容に適合したプログラム8を自動生成する。

1番からn番まで番号が付されたn個の各システム仕様6内には、例えばプロセス制御システム

段3及びブロック図プログラム生成手段4のうちのいづれで生成するかを選択決定し、選択された生成手段に対して、いかなる目的を持った部分プログラムを生成すべきかという情報を示すプログラム生成ゴールを送出して該当プログラム生成手段3又は4に対して該当部分プログラムの生成を指令する。

各プログラム生成手段3は、プログラム生成制御手段12より受信したプログラム生成ゴールに応じて、それぞれ自己が保有する機能を活用し、生成する部分プログラムの内部で使用する変数（または定数）の名称を、変数属性決定パターンを変数属性管理手段5に送出して他の部分プログラムで使用している変数と同じ意味を持つ変数に同じ名称が付与されるようにして決定することにより、目的とする部分プログラムを生成する。

また、ブロック図プログラム生成手段4は、同様にプログラム生成制御手段12より受信したプログラム生成ゴールに応じて、ブロック図形式システム仕様7に表現されている内容を解釈し、こ

等を設計する場合に必要となる各種仕様が格納されており、設計者によってキーボードや文字入力手段等により入力されたものや、入力されたものを各種変換手段により所定のデータ形式に変換されたものが含まれる。

また、ブロック図形式システム仕様7は、第2図に示すように、プラントを構成する各種機器が動作する時の速度基準の与え方などを示したブロック図形式の仕様を表すものであり、設計者が各種入力手段を介して入力したもの、あるいは、その入力したものを変換手段により所定のデータ形式に変換したものである。

これらシステム仕様6およびブロック図形式システム仕様7が、プログラム自動生成装置11の入力となる。

プログラム生成制御手段12は、入力されたシステム仕様6およびブロック図形式システム仕様7の内容に基づき複数の部分プログラムからなる統合プログラムの構成を決定し、各部分プログラム毎に、該当部分プログラムをプログラム生成手

れから生成しようとする部分プログラムの内部で使用する変数の名称を、自己の内部に有する知識ベースに基づいて変数属性決定パターンを生成して変数属性管理手段5に送出して、前述と同様に、他の部分プログラムで使用している変数と同じ意味を持つ変数に同じ名称が付与されるようにして決定することにより、目的とする部分プログラムを生成する。

さらに、変数属性管理手段5は、プログラム生成手段3及びブロック図プログラム生成手段4から変数属性決定パターンを受信すると、その意味に適合した変数名称が既に定義されていれば、その変数名称を該当プログラム生成手段3、4に返信する。一方、受信した変数属性決定パターンの意味に適合した変数名称がまだ定義されていなければ、新しい変数名称を定義して、その変数名称を該当プログラム生成手段3、4に返信する。

第2図は、設計者がブロック図形式の仕様を入力し、変換手段により所定のデータ形式によるブロック図形式システム仕様7を得る場合の手順を

示す模式図である。

すなわち、プログラムの設計者は、マウスやキーボード、スタイルスペンなどの入力手段を用いてブロック図71を入力する。この入力されたブロック図71は、最終プログラム内で用いられる変数に相当する要素の持つ性質を記号と文字情報として表現したものや、最終プログラムにおいて演算子として表現されるもの、あるいは、それらの合成されたものを、ブロック72として表現し、ブロック72相互間のデータの流れを結線73として表現している。

例えば、第2図のブロック図71は①～⑥までの6個のブロック72で構成され、各ブロック71内には【NO. 1機械】等の機械名称、【低速】等の機能(ファンクション)、記号で表記されたブロック種別(タイプ)、結線73で示される接続関係等の情報が含まれる。

変換手段74は、ブロック図71が入力されると、各々のブロック72とそれらブロック72相互間の接続を示す各結線73の情報を翻訳して、

生成手段4に送出する。この時、入力されたブロック図形式システム仕様7に含まれるブロック情報75が、いくつかの集合に分割される場合には、必要なブロック情報75の集合毎にプログラム生成ゴール14を生成して、ブロック図プログラム生成手段4へ送出する。

ブロック図プログラム生成手段4は変数決定部41とブロック構造解析部42とプログラム生成部43とを有している。さらに、変数決定部41内には、変数属性決定パターン選択知識ベース44及び変数決定パターンのひな型45が記憶されている。

そして、プログラム生成制御手段12からプログラム生成ゴール14を受信すると、このプログラム生成ゴール14の内容とブロック図形式システム仕様7を参照しながらプログラム生成処理を開始する。すなわち、先ず、変数決定部41において、同決定部41が有する変数属性決定パターン選択知識ベース44に従って変数属性決定パターン16を生成し、変数属性管理手段5に送る。

ブロック図形式システム仕様7を得る。

ブロック図形式システム仕様7は、個々のブロック72に相当する情報と、そのブロック72の前後に付随する結線73を示す情報とを表現したブロック情報75の集合にて構成されている。そして、各ブロック情報75は、前述した各ブロック72と同様に、【入力】【出力】【ゲート】【加算】等の機器種別情報、(2, 1)(1, 1)等の接続情報、機械名称、機能等の各情報を含む。

第3図は、ブロック図形式システム仕様7がプログラム自動生成装置11に入力された時、プログラム生成制御手段12およびブロック図プログラム生成手段4、変数属性管理手段5の間で、どのような情報の受け渡しがあるのかを示す模式図である。

すなわち、ブロック図形式システム仕様7が入力されると、プログラム生成制御手段12は、入力されたブロック図形式システム仕様7に適合する部分プログラムを生成させるためのプログラム生成ゴール14を生成し、ブロック図プログラム

変数属性管理手段5は、通常、変数の名称とその属性を格納している変数管理データベースをしており、ブロック図プログラム生成手段4から前述した変数属性決定パターン16が送られてくると、この変数属性決定パターン16に表現されている情報を用いて、同じ意味を持つ変数を変数管理データベースより検索し、変数が存在すれば、その名称を変数名称13としてブロック図プログラム生成手段4へ返信する。一方、変数が存在しなければ、その変数に対し新しい名称を与えて、変数属性決定パターン16に示された属性とともに変数管理データベースに登録して、新しい名称を変数名称13としてブロック図プログラム生成手段4へ返信する。

このようにして、変数決定部41では、ブロック図形式システム仕様7の中の個々のブロック情報のうち変数に相当するブロック情報75のすべてに対して変数属性管理手段5を介して変数名称13を決定する。

以上の変数名称13の決定処理が終了すると、

ブロック構造解釈部42において、個々のブロック情報75と、その相互間の接続情報に基づいて、ブロック構造を解析し、プログラムの骨格を形成する。

最後に、プログラム生成部43において、変数決定部41で決定された変数名称13と、ブロック構造解釈部42で求められたプログラムの骨格を組み合わせて、例えば第6図に示す部分プログラム15を生成し、プログラム生成制御手段12に送信する。

次に、ブロック図プログラム生成手段4における部分プログラム15の前述した作成処理を第4図の流れ図を用いてさらに詳細に説明する。

流れ図が開始されると、ステップC1にて、変数決定手段41が、その時点での処理の対象になっている第2図に示す全てのブロック情報75の処理が終了しているか否か判断して、終了していないれば、ステップP1にて、未処理のブロック情報75を取り出す。そして、ステップC2において、取り出した個々の未処理のブロック情報75に対

ク72のブロック情報75に基づいて該当ブロック72の変数名称13が決定されるまでの変数決定部41における詳細処理動作を第5図を用いて説明する。なお、この処理動作は第4図の流れ図におけるステップP2、P3、P4に相当する。

第5図において、ブロック情報75は、ブロック72の意味を持つものであり、このブロック情報75に基づいて変数名称13を決定する。変数決定部41では、先ず最初に、ブロック情報75に対し、個々のブロック72に対する変数属性決定パターン16を生成するためのひな型を選択するための知識である変数属性決定パターン選択知識ベース44に従って変数属性決定パターンのひな型45を選択する。すなわち、同図の④のブロック情報75の場合は、変数属性決定パターン選択知識ベース44の中のrule-1、

[block-type が gate-a または gate-b で、function が速度を表す用語なら、変数属性決定パターンのひな型は、blk-gate-1 である。]

して変数名称13を決定すべきブロック情報75か否かを判定する。変数名称13を決定すべきブロック情報75であれば、ステップP2にて、変数属性決定パターン選択知識ベース44に従って変数属性決定パターンのひな型45を選択する。さらに、ステップP3にて選択された変数属性決定パターンのひな型45を、処理中のブロック情報75に基づいて展開して変数属性決定パターン16を生成する。ステップP4にて、生成された変数属性決定パターン16を変数属性管理手段5に送出して、該当パターンに相当する意味を持つ変数名称13を得る。

処理対象になっているブロック情報75の処理が済むと、ステップP5にて、ブロック構造解釈部42において、ブロック情報75相互間の接続を解析してプログラムの骨格を求め、プログラム生成部43において、変数決定部41で決定された変数名称13を埋め込んで、第6図に示す部分プログラム15を生成する。

さらに、一例として、第2図に示す④のブロッ

ク72のブロック情報75に基づいて該当ブロック72の変数名称13が決定されるまでの変数決定部41における詳細処理動作を第5図を用いて説明する。なお、この処理動作は第4図の流れ図におけるステップP2、P3、P4に相当する。

次に、選択された変数属性決定パターンのひな型45と、ブロック情報45を参照しながら、変数属性決定パターン16を生成する。すなわち、参照しているブロック情報75が、第2図に示すように、

BLK001-4

```
block-type: gate-a
machine: N0.1機械
function: 高速
```

であり、

変数属性決定パターンのひな型45の条件が、

```
(machine ?m) (function ?f)
```

であるので、ここで、

```
?m - N0.1 機械、 ?f - 高速
```

となり、この条件からひな型

```
[(! (machine ?m) (func ?f))
```

```
(sensei 運転指令)]
```

から、変数属性決定パターン16、

[! (Machine NO.1機械) (fun 高速)
(sensei 運転指令)]
が生成される。

さらに、変数決定部 4.1 では、生成した変数属性決定パターン 1.6 を、変数属性管理手段 5 へ送出して、変数名称 1.3

[IMCHSPCOM]

を決定させる。

第 6 図は、一例として、仕様として設計者が入力したブロック図 7.1 と、そのブロック図 7.1 に基づいてブロック図プログラム生成手段 4 が生成した部分プログラム 1.5 との対比を示す図である。

このように構成されたブロック図処理機能付きプログラム自動生成装置であれば、設計者は多数のシステム仕様に基づいてこの各システム仕様を満足する統合プログラムを自動作成する場合は、その各システム仕様の中に、通常形式で表現された通常のシステム仕様 6 の他に、ブロック図形式で表現された例えば第 2 図に示すブロック図形式システム仕様 7 が混在したとしても、そのブロ

ック図形式システム仕様 7 を通常のシステム仕様 6 に書直す必要がなく、通常のシステム仕様と同様の取扱いで入力できる。そして、ブロック図形式システム仕様 7 および通常の各システム仕様 6 の指定する複数の部分プログラムからなる統合プログラムが自動生成される。

よって、設計者はブロック図形式システム仕様を通常のシステム仕様に書直す必要がないので、プログラム作成作業能率を大幅に向上できる。

また、プロセス制御等のプログラムを設計する場合に、各機器が動作する時の速度基準等をブロック形式でそのまま入力できるので、通常のシステム仕様に書直す場合に発生する微小な誤差等も排除できるので、システム仕様 6, 7 により忠実なプログラムを作成することができる。

なお、本発明は上述した実施例に限定されるものではない。実施例においては、プロセス制御システムに用いるプログラムを自動生成する場合について説明したが、特にプロセス制御システムに限定されるものではなく、システム仕様がブロッ

ク図形式で表現できる全ての情報処理システムに適用できることはいうまでもない。

また、ブロック図プログラム生成手段 4 の設置数も必要に応じて適宜変更できる。

[発明の効果]

以上説明したように本発明のブロック図処理機能付きプログラム自動生成装置によれば、通常形式で表現されたシステム仕様の他に、ブロック図形式の仕様が入力された場合にもプログラムが自動生成される。したがって、プラント制御等のプログラムを設計する際に用いられる、機器が動作する時の速度基準の与え方等を、ブロック図形式の仕様として与えることが可能である。よって、プログラム生成作業の省力化、能率化をより一層向上させることができる。さらに、生成されたプログラムの精度を向上できる。

4. 図面の簡単な説明

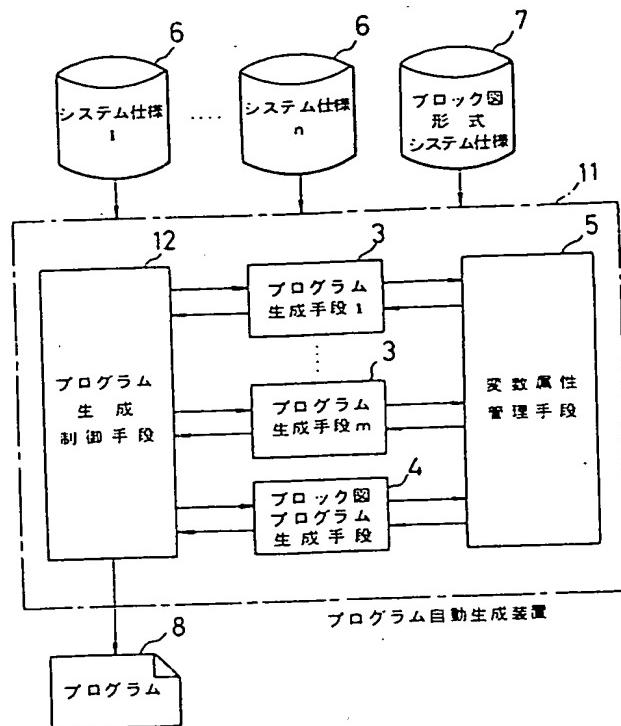
第 1 図乃至第 6 図は本発明の一実施例に係わるブロック図処理機能付きプログラム自動生成装置を示すものであり、第 1 図は概略構成を示すブ

ロック図、第 2 図はブロック図形式システム仕様の生成過程を示す図、第 3 図はプログラム生成制御手段とブロック図プログラム生成手段及び変数属性管理手段との間の各種データの授受を説明するための図、第 4 図はブロック図プログラム生成手段の動作を示す流れ図、第 5 図は変数決定部におけるデータの参照関係と変数属性管理手段との間のデータ授受の具体例を示す図、第 6 図は設計者が入力した仕様とこれに基づいて生成された部分プログラムとの対比を示す図であり、第 7 図は従来のプログラム自動生成装置の概略構成を示すブロック図、第 8 図は一般的なブロック図形式システム仕様を示す図である。

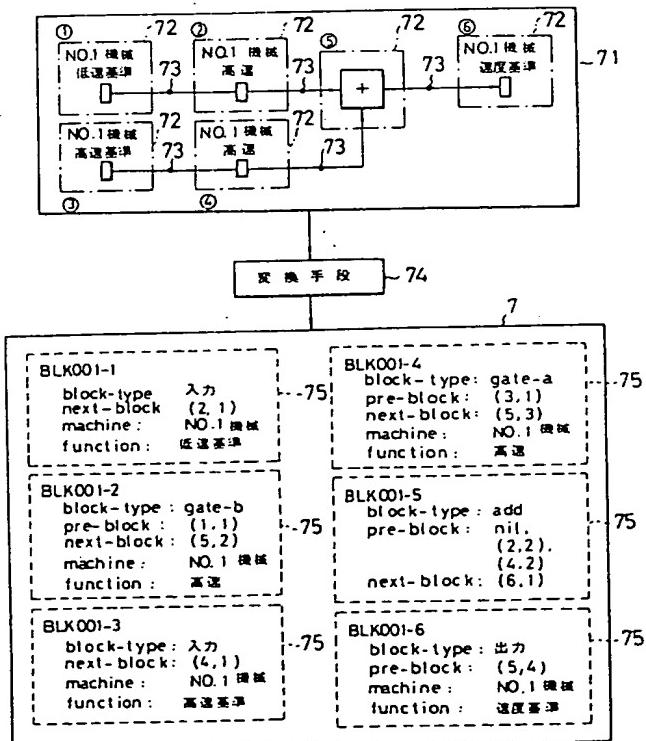
3…プログラム生成手段、4…ブロック図プログラム生成手段、5…変数属性管理手段、6…システム仕様、7…ブロック図形式システム仕様、8…プログラム、1.1…プログラム自動生成装置、1.2…プログラム生成制御手段、1.3…変数名称、1.4…プログラム生成ゴール、1.5…部分プログラム、1.6…変数属性決定パターン、4.1…変数

決定部、42…ブロック構造解釈部、43…プログラム生成部、44…変数属性決定パターン選択知識ベース、45…変数属性決定パターンのひな型、71…ブロック図、72…ブロック、73…結線、74…変換手段、75…ブロック情報。

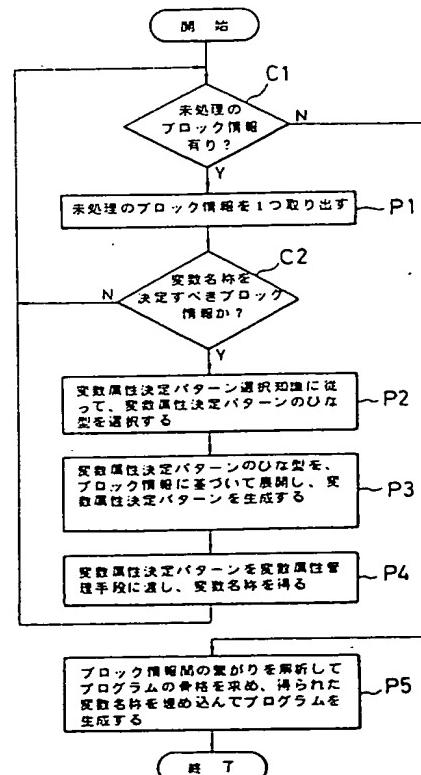
出願人代理人 弁理士 鈴江 武彦



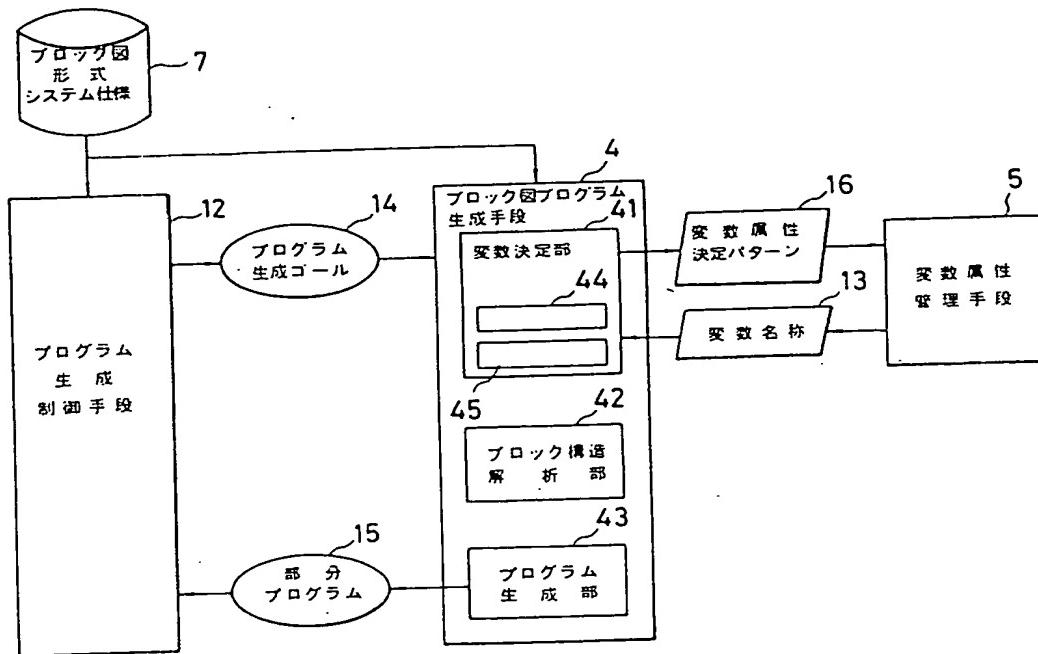
第1図



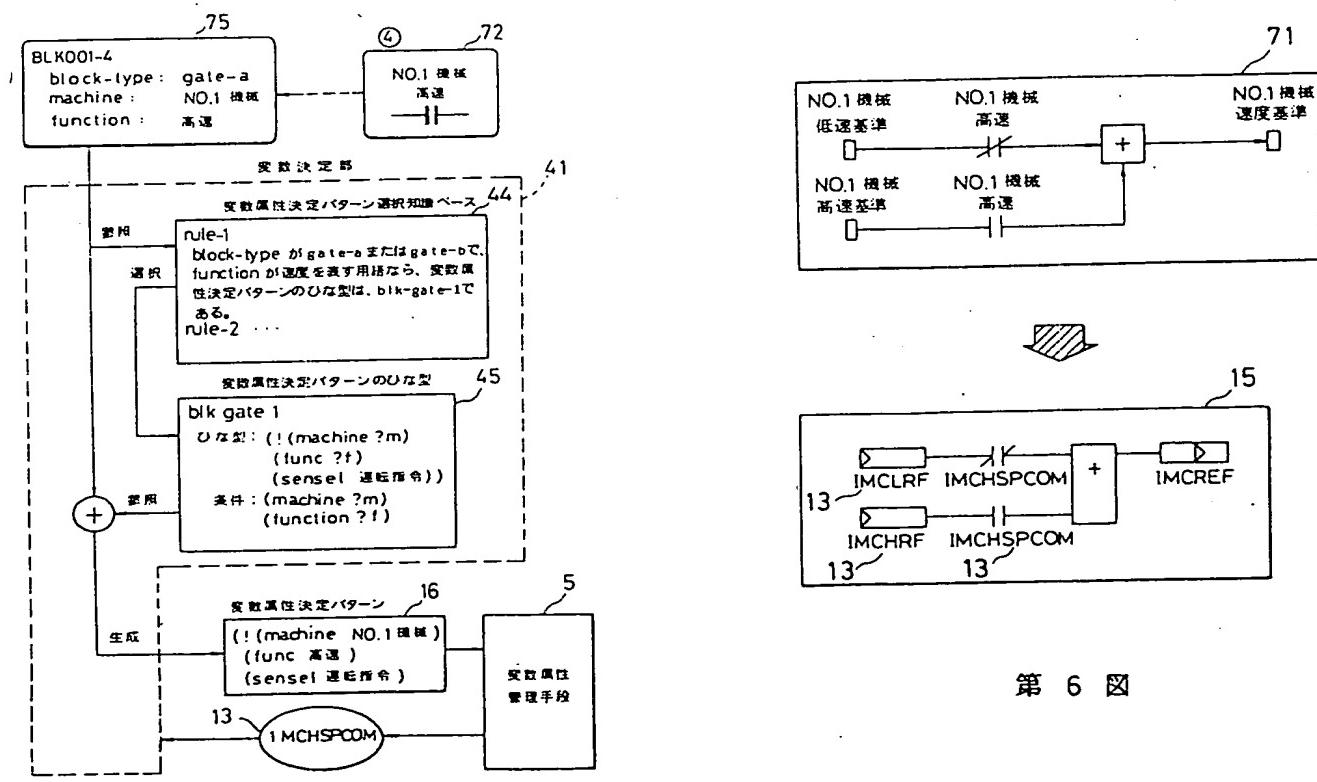
第2図



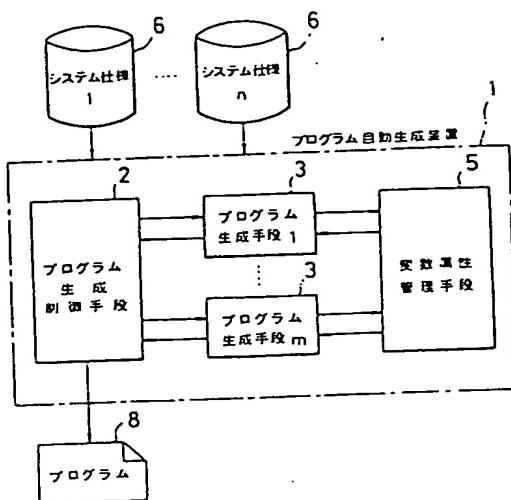
第4図



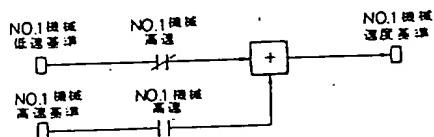
第3図



第6図



第 7 図



第 8 図